

Architecture des ordinateurs

TP2 : circuits séquentiels

C. ALIAS

Les circuits logiques combinatoires permettent d'implémenter n'importe quelle fonction, mais ils n'intègrent ni la notion de temps, ni la notion de mémorisation. Ces deux propriétés sont nécessaires au fonctionnement de plusieurs composants du processeur.

Exercice 1. *Latches, bascules et registres*

Récupérez et ouvrez le fichier `/home/tpedu/INF2003L/diglog/tp/register.lgf`.

- Un latch D (composant `d1`) est une mémoire 1 bit. Lorsque le port du haut vaut 1, le signal disponible sur le port de gauche est mémorisé. Il est alors disponible sur le port de droite.
Montez deux latches D en série et reliez au même signal écriture. Que constatez vous ?
- Une bascule D (composant `df`, `f` pour "flip-flop") est également une mémoire 1 bit constituée de deux latches D.
Montez deux bascules D en série et reliez au même signal écriture. Conclusion ?
- Un registre est une mémoire constituée d'un assemblage de bascules D.
Construisez un **registre 4 bits**, puis un **registre 8 bits**. Expérimentez.

Exercice 2. *Compteurs*

- Construisez un **compteur 4 bits**, c'est à dire un composant qui incrémente un registre 4 bits chaque fois qu'un signal de contrôle vaut 1. On réutilisera l'additionneur 4 bits construit au TP précédent. Expérimentez.
- Ajoutez un signal `reset`, qui remet le registre à zéro.
- Construisez un **compteur 8 bit** avec deux compteurs 4 bits.

Exercice 3. *Registres à décalage*

Dans un registre à décalage, les bits sont décalés d'un cran à chaque top d'horloge et la valeur de l'unique port d'entrée est mémorisé dans le premier bit.

- On considère un registre à décalage 4 bits. **Dessinez-le**, et indiquez quelles étapes suivre pour le remplir avec 1011.
- Construisez un **registre à décalage 4 bits**.

Exercice 4. *Banc de registres*

Un processeur doit lire et écrire un ensemble de registres, qu'il est commode de regrouper dans un composant appelé *banc de registres*.

Construire un **banc de registre, avec 4 registres 4 bits** capable de lire deux registres et au besoin d'écrire un registre.

Il comportera en **entrée**:

- Le numéro du premier registre à lire (sur 2 bits).
- Le numéro du deuxième registre à lire (sur 2 bits).
- Le numéro du registre à écrire (sur 2 bits).
- La donnée à écrire (sur 4 bits).
- Le signal d'écriture (1 = écriture) (1 bit).

Il comportera en **sortie**:

- La valeur du premier registre (sur 4 bits)
- La valeur du deuxième registre (sur 4 bits)

Soit 10 ports d'entrée et 8 ports de sortie.