

COMMENTAIRES MP25 : MESURE DES FRÉQUENCES TEMPORELLES (DOMAINE DE L'OPTIQUE EXCLU)

9 juin 2019

Lagoin Marc & Ramborghi Thomas

Gestion du temps : Comme pour toutes les autres leçons et manip qui sont reprise d'une autre année se pose la question du temps. Je ne vois pas quelque chose de moins important que le reste pour gagner nos 10 minutes. Je pense qu'il faudra enlever effet Doppel ou oscillateur couplé en fonction des préférences et de ce qui marche le jour J. Les deux sont présentés dans le Jolidon donc ne pas hésiter à lire les parties correspondantes.

Complément général sur les opérateurs logiques :

Les capteurs physiques fournissent des signaux analogiques : ce sont eux que vous avez étudié jusqu'ici. La chaîne d'acquisition les transforme en signaux numériques, qui sont plus faciles à transmettre, moins lourds à stocker et surtout moins sensibles au bruit. Les signaux numériques, qualifiés aussi de logiques (ou binaires, ou encore booléens), ne peuvent prendre que deux valeurs : 0 ou 1. En pratique, on utilise deux états électriques nettement séparables : le plus souvent 0 et 5V. Par exemple, une tension inférieure à 0,5V sera considérée comme le chiffre 0, une tension supérieure à 4,5V sera considérée comme le chiffre 1, et on s'arrange pour qu'il n'y ait pas de tensions comprises entre ces deux valeurs.

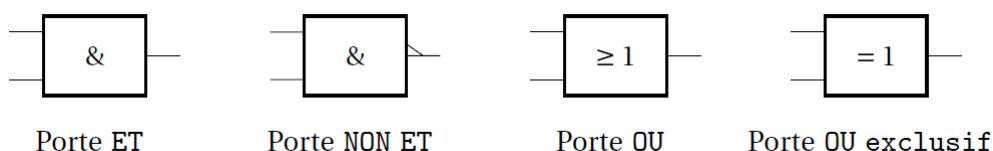
On distingue :

- Les portes logiques : ce sont les éléments de base de la logique combinatoire : l'état de sortie des portes ne dépend que des variables d'entrée à ses bornes à cet instant. Le tableau ci-dessous présente la sortie de différentes portes logiques en fonction des valeurs des variables d'entrée. Ce tableau est appelé table de vérité de la porte logique.

Entrée 1	Entrée 2	Porte ET	Porte NON ET	Porte OU	Porte OU exclusif
0	0	0	1	0	0
1	0	0	1	1	1
0	1	0	1	1	1
1	1	1	0	1	0

Une explication plus détaillée des différentes portes est présente sur le site [Wikipédia](#) traitant du sujet, plus précisément dans la partie Représentation graphique où il est possible de cliquer sur chaque porte pour avoir la page qui lui est associée.

Ces portes logiques seront schématisées ainsi :



En connectant les deux entrées d'une porte NON ET, on fabrique un opérateur NON (renvoyant 0 si l'entrée est 1, et inversement).

- Les bascules, dont la sortie dépend des entrées à l'instant présent, mais aussi de la sortie à l'état antérieur. Ils obéissent à une logique dite séquentielle. Ainsi, elles sont capables, dans certaines circonstances, de maintenir les valeurs de ses sorties malgré les changements de valeurs d'entrées, c'est-à-dire comportant un état " mémoire ".

Explication du fonctionnement du fréquencesmètre :

Je vais à présent expliquer plus en détail le fonctionnement du fréquencesmètre donné en figure 1 a) . Il est composé de 2 parties : la partie du haut sert à compter le nombre d'oscillation et la partie du bas gère l'affichage. Expliquons chacune d'elle :

* partie haute : elle est composée d'une porte NON ET¹ et d'une porte NON² (porte NON ET dont les deux entrées sont les mêmes). Regardons comment évolue le signal en sortie s en fonction des entrées e_1 et e_2 . Rappelons qu'il s'agit ici de signaux binaires signal = 1 et pas (ou trop peu) de signal = 0.

Entrée 1	+	Entrée 2	→	Porte NON ET	→	Porte NON
0	+	0	→	1	→	0
0	+	1	→	1	→	0
1	+	0	→	1	→	0
1	+	1	→	0	→	1

Nous vérifions facilement que ces 2 portes en série nous donne la réponse d'une porte ET³. Nous comprenons à l'aide de la figure 1 b) pourquoi une porte ET avec comme entrée le signal d'intérêt et le TBF (très basse fréquence⁴) nous donne le signal en sortie $\&$.

* partie basse : elle est composé d'une porte NON avec comme entrée le signal TBF en série avec une bascule JK. Par définition d'une bascule, le fonctionnement est synchrone à une entrée d'horloge, c'est à dire que la valeur de sortie ne peut changer qu'au moment d'un front d'horloge, montant ou descendant selon les modèles. La présence de la porte NON en amont nous indique que la bascule doit fonctionner en front descendant. En effet, en prenant le signal inverse de celui donné par le TBF nous obtenons bien celui donné par RAZ (signal de remise à zéro) en figure 1b).

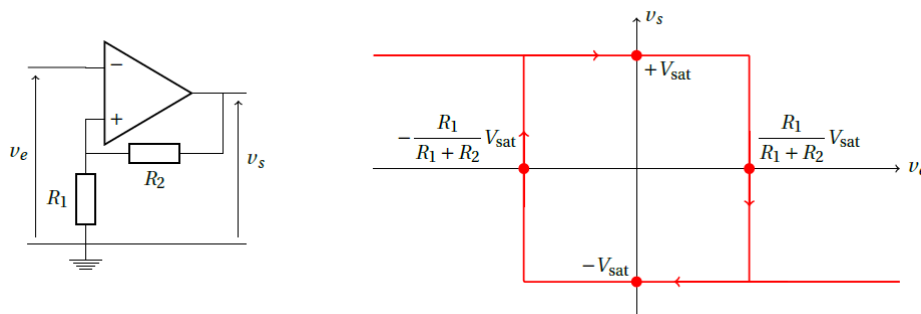
Comparateur à hystérésis (poly de Jérémie) :

La rétroaction permet cette fois de comparer V_- à $\pm \frac{R_1}{R_1+R_2} V_{sat}$ plutôt qu'à 0 pour un comparateur simple (simple AO), ceci afin d'être moins sensible au bruit. Dans notre montage, le comparateur à hystérésis (inverseur) est la partie du circuit en amont de la diode (voir schéma ci-dessous).

On peut raisonner par hypothèse sur les différents cas :

- Supposons que $v_s = V_{sat}$. Cela n'est possible que si $v_+ - v_- > 0$. Le pont diviseur de tension donne $v_+ = \frac{R_1}{R_1+R_2} V_{sat}$, donc il faut $v_- < \frac{R_1}{R_1+R_2} V_{sat}$.
- Supposons que $v_s = -V_{sat}$. Cela n'est possible que si $v_+ - v_- < 0$. Le pont diviseur de tension donne $v_+ = -\frac{R_1}{R_1+R_2} V_{sat}$, donc il faut $v_- > -\frac{R_1}{R_1+R_2} V_{sat}$.

On peut alors tracer le portrait de phase suivant, avec le sens de parcours :



1. À deux opérandes, qui peuvent avoir chacun la valeur VRAI ou FAUX, il associe un résultat qui a lui-même la valeur VRAI seulement si au moins l'un des deux opérandes a la valeur FAUX.
2. À un opérande, qui peut avoir la valeur VRAI ou FAUX, il associe un résultat qui a lui-même la valeur inverse de celle de l'opérande.
3. À deux opérandes, qui peuvent avoir chacun la valeur VRAI ou FAUX, il associe un résultat qui a lui-même la valeur VRAI seulement si les deux opérandes ont la valeur VRAI.
4. Se sont les fréquences comprises entre 3 kHz et 30 kHz. Les principales utilisation de cette gamme sont la communication avec les sous-marins, les Implants médicaux et la recherches scientifiques.

Le reste du montage est bien expliqué dans le poly de David Dumont.

NB : TTL signifie Transistor-Transistor. C'est une famille de circuits logiques utilisée en électronique inventée dans les années 1960. Cette famille est réalisée avec la technologie du transistor bipolaire et tend à disparaître du fait de sa consommation énergétique élevée (comparativement aux circuits CMOS).